

431/12

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-13709

⑬ Int. Cl.⁵
F 23 N 1/00
F 16 K 31/06
// G 05 D 7/06

識別記号
1 0 2 C
3 1 0 D
Z
庁内整理番号
8918-3K
6808-3H
8209-5H

⑭ 公開 平成2年(1990)1月18日

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 燃焼制御装置

⑯ 特 願 昭63-162164

⑰ 出 願 昭63(1988)6月29日

⑱ 発 明 者 小 林 隆 静岡県富士市蓼原336 株式会社東芝富士工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 佐藤 一雄 外2名

probe with modulation
PWM

明 細 書

1. 発明の名称

燃焼制御装置

2. 特許請求の範囲

燃料供給量に応じた開度となるように比例弁コイルの電流を制御する燃焼制御装置において、前記電流として燃料供給量に応じてパルス幅が変化するパルス幅変調電流を用いることを特徴とする燃焼制御装置。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

この発明は、燃料供給量(燃料を供給すべき量)に応じた開度となるように比例弁コイルの電流を制御する燃焼制御装置に関するものである。

(従来技術)

第7図はこの種の従来の燃焼制御装置の主要部

の構成を示す回路図である。同図において、データ処理用の中央処理装置(以下CPUと言う)1に、D/A変換器2が接続され、CPU1が燃料供給量に対応するディジタル信号を出力すると、D/A変換器2がこれに比例するアナログ電圧信号を出力する。このD/A変換器2には、さらに、定電流回路3が接続され、この定電流回路3がアナログ電圧信号に対応する直流電流を比例弁コイルPVに流すようになっている。

ここで、定電流回路3は演算増幅器OP、抵抗R₁～R₄およびコンデンサC₁でなる電圧増幅回路を含み、この電圧増幅回路の出力により、ベース抵抗R₅を介して、トランジスタQにベース電流を流せば、比例弁コイルPV、トランジスタQおよび抵抗R₆の直列接続回路に、増幅回路の出力電圧に比例した電流が流れることになる。なお、比例弁コイルPVには、トランジスタQをオン状態からオフ状態に変化させた場合の電圧上昇を抑えるための、ダイオードDが並列接続され、これによって、トランジスタQなどの素子を過電

圧から保護することができる。

(発明が解決しようとする課題)

上述した従来の燃焼制御装置にあっては、定電流回路3が、演算増幅器OPおよび多数の回路要素でなる電圧増幅回路を含むことから構成が複雑化するという問題点があった。

また、上述した構成では、トランジスタQが非飽和領域で動作するため、このトランジスタQを冷却する放熱器が必要になり、これが基板上のスペースファクタの低下を招くと同時に、電源効率を低下させるという問題点があった。

この発明は上記の問題点を解決するためになされたもので、構成の簡易化を実現すると共に、電源効率を格段に向上させることのできる燃焼制御装置を得ることを目的とする。

(発明の構成)

(課題を解決するための手段)

この発明は、燃料供給量に応じた開度となるように比例弁コイルの電流を制御する燃焼制御装置において、前記電流として燃料供給量に応じてバ

ルス幅が変化するパルス幅変調電流を用いることを特徴とするものである。

(作用)

この発明においては、連続的な電流を流す代わりにパルス幅変調電流を比例弁コイルに流すようにしたため、この回路に電流制御用のトランジスタを用いたとしても発熱量が低く抑えられ、これによって、放熱器などが不要化されて構成が簡易化されると共に、電源効率を格段に向上させることができる。

(実施例)

第1図はこの発明の一実施例の構成を示す回路図であり、図中、第7図と同一の符号を付したものはそれぞれ同一または相当の要素を示す。そして、ここでは、燃料供給量をパルス幅変調(以下PWMという)信号に変換して出力する機能と、A/D変換機能を内蔵するCPU1を用い、ここから出力されるPWM信号を、抵抗 R_g を介してトランジスタQのベースに加えると共に、抵抗

R_7 およびコンデンサ C_2 でなる積分回路4を付加し、トランジスタQと直列接続された抵抗 R_g の両端電圧をこの積分回路4で積分してCPU1にフィードバックする構成になっている。

上記のように構成された本実施例の動作を以下に説明する。

まず、CPU1は燃料供給量(供給指令)として、第2図に示したように、繰り返し周期がNで、燃料供給量の大小に応じて、期間Mだけ「H」レベルになったり、期間M'だけ「H」レベルになったりするPWM信号を出力する。このうち、期間Mだけ「H」レベルになるPWM信号が出力されると、これが、抵抗 R_g を介してトランジスタQのベースに印加され、比例弁コイルPV、トランジスタQおよび抵抗 R_s の直列接続回路にPWM電流 I_{pv} が流れて、比例弁を期間Mに対応した開度に調整する。この場合、比例弁コイルPVに燃料供給量に対応する電流が流れているか否かを確認する必要がある。そのために、積分回路

4が設けられ、抵抗 R_g の両端に発生した電圧 V_g (第2図参照)を積分して、CPU1のA/D端子に入力する。CPU1では、この信号をデジタル信号に変換して、比例弁コイルPVの電流 I_{pv} が目標値に対して大きい小さいかを判定し、若し、差がある場合にはその差が零になるようにPWM波形を修正する。

かくして、この実施例によれば、PWM波形に応じてトランジスタQをオン、オフする構成であるため、演算増幅器OPを中心とする直流増幅回路が不要化されて、構成が著しく簡単になる他、トランジスタQを飽和領域で動作させるため、放熱器が不要になって基板のスペースファクタを改善することができ、さらに、電源効率をも向上させることができる。

ところで、上記実施例では、比例弁コイルPVに流れる電流 I_{pv} を検出するために、トランジスタQに抵抗 R_g を直列接続し、この抵抗 R_g に電流 I_{pv} をそのまま流している。このため、大容量の抵抗を用いなければならない他、その消費電力

による電源効率の低下が問題になりかねない。

第3図は、かかる問題点を考慮した他の実施例の回路図である。同図において、第1図と同一の符号を付したものはそれぞれ同一の要素を示す。そして、ここでは、トランジスタ Q_1 のコレクタと、トランジスタ Q_2 のコレクタとが相互に接続されると共に、この相互接合点が比例弁コイルPVの負極端に接続されている。このうち、トランジスタ Q_1 のエミッタは直接接地され、トランジスタ Q_2 のエミッタは、抵抗 R_s を介して接地されている。また、トランジスタ Q_1 のベースは、抵抗 R_g を介して、切換えスイッチ SW_1 の共通端子に接続されており、このスイッチ SW_1 の常閉側の切換え端子（以下A側端子という）がCPU1のPWM端子に接続され、常開側の切換え端子（以下B側端子という）が接地されている。一方、トランジスタ Q_2 のベースは、抵抗 R_g を介して、切換えスイッチ SW_2 の共通端子に接続されており、このスイッチ SW_2 のA側端子が接

地され、B側端子が制御電源 V_{cc} に接続されている。なお、ここに用いられた、スイッチ SW_1 および SW_2 はCPU1のスイッチ制御端子SC（以下SC端子という）の出力によって同時に切換え制御されるようになっている。

次に、この実施例の動作を、第4図のタイムチャートを参照して説明する。CPU1のSC端子の出力によって、スイッチ SW_1 および SW_2 は、A側にある時間とB側にある時間との比が100:1になるように切換え制御される。今、CPU1のPWM端子からPWM信号が出力され、スイッチ SW_1 、スイッチ SW_2 がA側にあったとすれば、PWM信号に対応する比例弁コイル電流 I_{pv1} がトランジスタ Q_1 を通して流れ、反対に、スイッチ SW_1 、スイッチ SW_2 がB側にあるときには、PWM信号に対応する比例弁コイル電流 I_{pv2} がトランジスタ Q_2 および抵抗 R_s を通して流れる。このうち、比例弁コイル電流 I_{pv2} に対応する電圧が積分回路4に加えられ、ここで積分されてCPU1のA/D端子に加えられる。こ

のとき、PWM信号の幅 M_n に対応して、最高レベルが V_{sn} の電圧信号がCPU1に入力され、さらに、PWM信号の幅 M_{n+1} に対応して、最高レベルが V_{sn+1} の信号がそれぞれCPU1に入力されたとすると、CPU1は、 SW_1 および SW_2 をB側に切換え接続した瞬間から、積分回路4の出力状態が安定する時間Tを経過した時点でA/D端子入力を読み取る。そして、電圧 V_{sn} を読み込んだとき、この電圧に対応する電流 $I_{pv n}$ が目標電流に対して大きい小さいか（比例分）、前回読み込んだ電圧 V_{sn-1} に対応する電流 $I_{pv n-1}$ に対してその差がどうなっているか（微分）、今までの目標値に対しての誤差の総和（積分）を加味しながら、次のPWM信号のパルス幅 M_{n+1} を決定して SW_1 および SW_2 をA側に倒し、以下、 V_{sn+1} 以降の電圧を読み取る毎に同様な処理を繰り返す。

なお、CPU1は積分回路4の出力電圧に基づいて、比例弁コイルPVの電流 $I_{pv n}$ を次式に従って演算する。

$$I_{pv n} = I_{pv 2n} \times \frac{M_n}{N} \times \frac{I_{pv 2n}}{I_{pv 1n}}$$

$$= \frac{V_{sn}}{R_s} \times \frac{M_n}{N} \times \frac{(R_{pv} + R_s)}{R_{pv}} \quad \dots (1)$$

かくして、この実施例によれば、比例弁コイルPVの電流を抵抗 R_s に流す期間が、第1図の実施例に比べて1/100になるため、この抵抗 R_s としては容量の小さいもので済むと共に、電源効率をさらに向上させることができる。

なお、第3図では理解を容易にするために、機械的な接点を用いて説明したが、これらのスイッチ SW_1 および SW_2 としては、トランジスタなどの電子的なスイッチに置き換えることも可能である。

第5図はスイッチ SW_1 および SW_2 として一つのトランジスタを応用した構成例である。同図において、トランジスタ Q_1 のベースは、抵抗

R_6 を介して、CPU1のPWM端子に接続されると共に、抵抗 R_8 を介して接地点に接続されている。また、トランジスタ Q_2 のベースは、抵抗 R_9 を介して、CPU1のSC端子に接続されると共に、抵抗 R_{10} を介して接地点に接続されている。また、エミッタが接地されたトランジスタ Q_3 のコレクタがトランジスタ Q_1 のベースに接続されている。そして、このトランジスタ Q_3 のベースは抵抗 R_{11} を介してCPU1のSC端子に、抵抗 R_{12} を介して接地点にそれぞれ接続されている。

この場合、CPU1のSC端子から、100に相当する時間「L」レベルで、1に相当する時間「H」レベルの信号が出力されたとすれば、「L」レベルである期間トランジスタ Q_3 がオフ状態にあることから、トランジスタ Q_1 がオン状態になっており、トランジスタ Q_2 がオフ状態になっている。従って、比例弁コイルPVの電流はトランジスタ Q_1 を流れる。これとは反対に、「H」レ

ンジスタ Q_1 と Q_2 の相互接合点と接地点との間に抵抗 R_8 が接続されている。

ここで、CPU1は100に対応する時間、スイッチ SW_1 および SW_2 を図示した状態、すなわち、A側に接続しておいたとすれば、トランジスタ Q_1 はPWM信号に応じてオン、オフするが、トランジスタ Q_2 はこの間連続してオン状態に保たれる。従って、比例弁コイルPVの電流は、トランジスタ Q_1 、 Q_2 を通して流れるので、抵抗 R_8 による電力損失は発生しない。一方、CPU1が1に対応する時間だけ、スイッチ SW_1 および SW_2 を図示したとは反対の状態、すなわち、B側に倒すと、トランジスタ Q はオン状態になったままで、トランジスタ Q_2 がオフ状態になる。従って、比例弁コイルPVの電流は抵抗 R_8 を流れ、この電流に対応する電圧がCPU1のA/D端子に取り込まれる。

かくして、この実施例によっても、上述したと同様な動作を行わせることができる。

なお、第5図および第6図では、積分回路4を

ベルである期間トランジスタ Q_3 がオン状態になることからトランジスタ Q_1 がオフ状態になり、トランジスタ Q_2 はオン状態になる。従って、比例弁コイルPVの電流はトランジスタ Q_2 を通して、抵抗 R_8 に流れる。

かくして、第3図で説明したと全く同様な動作が行われる。

第6図は機械的接点を用いた、もう一つ他の実施例の構成を示す回路図である。同図において、比例弁コイルPVの負極側端子と接地点との間に、トランジスタ Q_1 と Q_2 の直列回路が接続され、このうち、トランジスタ Q_1 のベースが抵抗 R_8 を介してスイッチ SW_1 の共通端子に、トランジスタ Q_2 のベースが抵抗 R_9 を介してスイッチ SW_2 の共通端子に接続されている。そして、スイッチ SW_1 のA側端子はCPU1のPWM端子に、B側端子は抵抗 R_{13} を介して制御電源 V_{cc} にそれぞれ接続されている。また、スイッチ SW_2 のA側端子は抵抗 R_{14} を介して制御電源 V_{cc} に接続され、B側端子は接地されている。また、トラ

省略したが、この積分回路4の機能をCPU1に持たせることも、もちろん可能である。

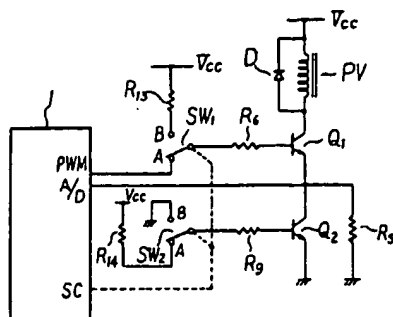
【発明の効果】

以上の説明によって明らかなように、この発明によれば、連続的な電流を流す代わりにPWM電流を比例弁コイルに流すようにしたため、この回路に電流制御用のトランジスタを用いたとしても発熱量が低く抑えられ、放熱器などが不要化されて構成が簡易化されると共に、電源効率を格段に向上させることができる。

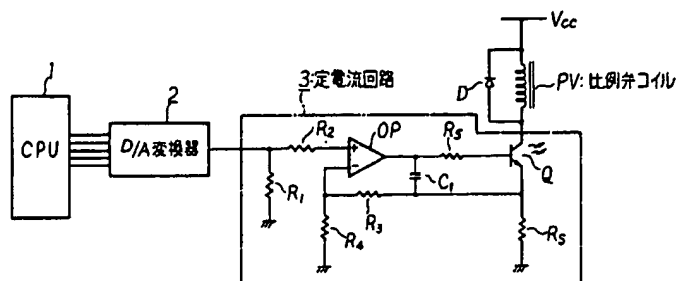
4. 図面の簡単な説明

第1図はこの発明の一実施例の構成を示す回路図、第2図は同実施例の動作を説明するための波形図、第3図は本発明の他の実施例の構成を示す回路図、第4図はこの実施例の動作を説明するためのタイムチャート、第5図および第6図はさらに他の実施例の構成を示す回路図、第7図は従来の燃焼制御装置の構成を示す回路図である。

1…中央処理装置、4…積分回路、PV…比例



第6圖



第7圖

PAT-NO: JP402013709A

DOCUMENT-IDENTIFIER: JP 02013709 A

TITLE: COMBUSTION CONTROLLER

PUBN-DATE: January 18, 1990

INVENTOR-INFORMATION:

NAME

KOBAYASHI, TAKASHI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP63162164

APPL-DATE: June 29, 1988

INT-CL (IPC): F23N001/00, F16K031/06 , G05D007/06

US-CL-CURRENT: 236/15R, 431/36

ABSTRACT:

PURPOSE: To simplify a configuration of a combustion controller and to improve the efficiency of a power source by employing a pulse width modulation current in which its pulse width is varied in response to a fuel supply amount as a current for controlling a proportional valve coil.

CONSTITUTION: In a combustion controller for so controlling a current of a proportional valve coil PV as to become an opening responsive to a fuel supplying amount, a CPU 1 having a function of converting the fuel supplying amount into a pulse width modulation(PWM) signal and outputting it and an A/D converting function is employed to apply a PWM signal output therefrom to the base of a transistor Q through a resistor R₆ and an integrator 4 having a resistor R₇ and a capacitor C₂ is added to integrate the voltage across a resistor RS connected in series with the transistor Q thereby to feed back it to the CPU 1. Since this controller is constructed to turn ON, OFF the transistor Q, a DC amplifier mainly employing an operational amplifier OP is eliminated to simplify the configuration and since the transistor Q is operated in a saturated range, a heat sink is

obviated to
improve the base factor of a substrate and to further improve the
efficiency of
a power source.

COPYRIGHT: (C)1990,JPO&Japio